

UKŁADY CYFROWE

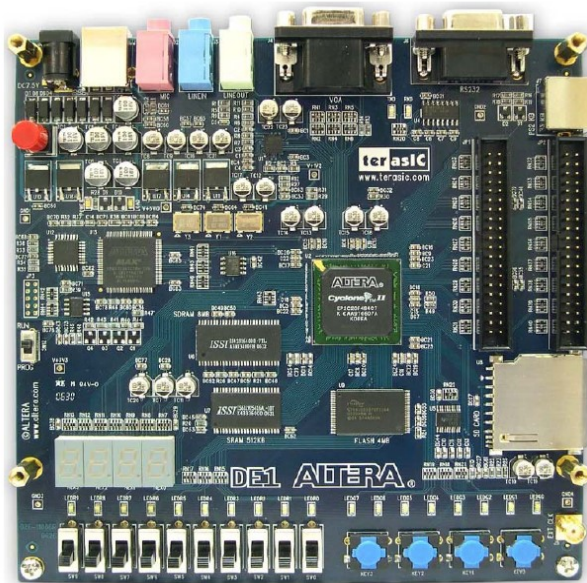
A) CEL ĆWICZENIA

Celem ćwiczenia jest zapoznanie się z właściwościami wybranych układów cyfrowych oraz ich praktyczna realizacja przy pomocy zestawu edukacyjnego firmy Altera. Pierwsza część ćwiczenia dotyczy przerzutników bistabilnych i polega na obserwacji stanów wejść i wyjść podczas ręcznego sterowania. Na tej podstawie studenci określają funkcje przejść oraz tabele stanów i wzbudzeń przerzutników. Druga część ćwiczenia polega na programowaniu modułu FPGA z użyciem pliku wsadowego zrealizowanego w języku VHDL. W trzeciej części ćwiczenia następuje zapoznanie z metodami syntezy układów kombinacyjnych i realizacja postaci minimalnych funkcji przełączających.

B) OPIS TECHNICZNY STANOWISKA LABORATORYJNEGO

Całość ćwiczenia zostanie przeprowadzona w oparciu o widoczny na Rys.1. zestaw edukacyjny firmy ALTERA, który wspomagany środowiskiem programistycznym QUARTUS II umożliwia realizację wszystkich podstawowych układów cyfrowych.

(a)



(b)

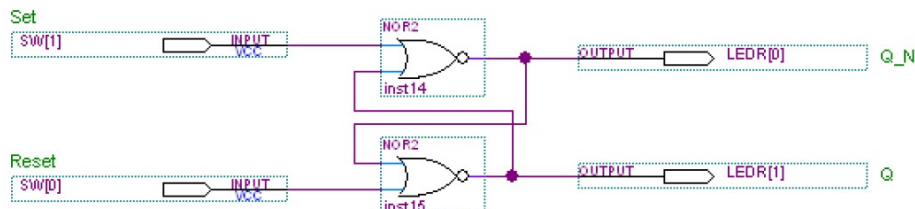


Rys.1. ALTERA DE1 Development and Education Board (a) oraz ekran powitalny środowiska QUARTUS II (b).

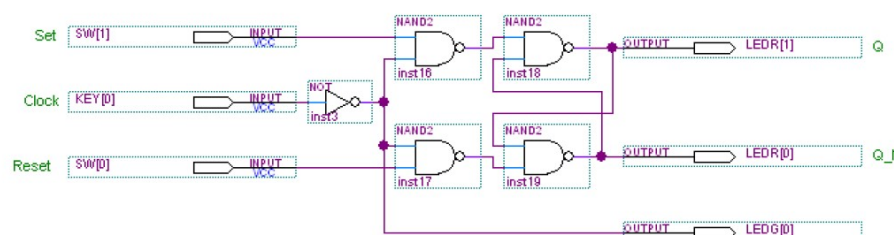
Szczegółowy opis modułu Altera znajduje się w dokumentacji technicznej dołączonej do ćwiczenia jako plik o nazwie **DE1_UserManual.pdf** natomiast sposób programowania modułu opisano w dodatku o nazwie **QUARTUS II.pdf**

C) Projekty badanych układów

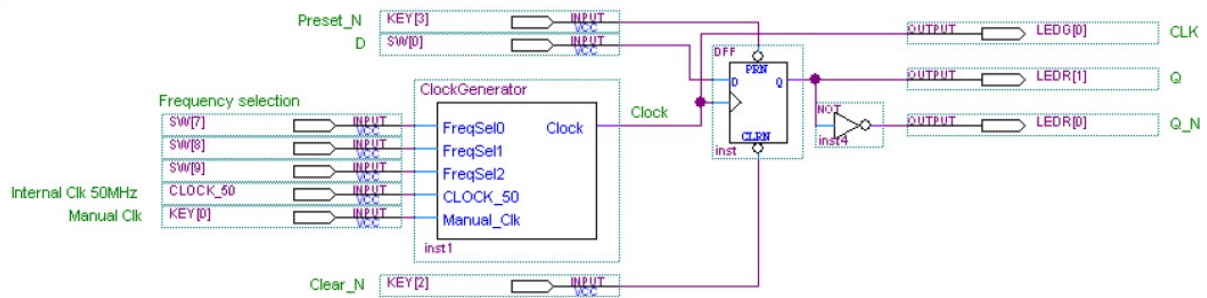
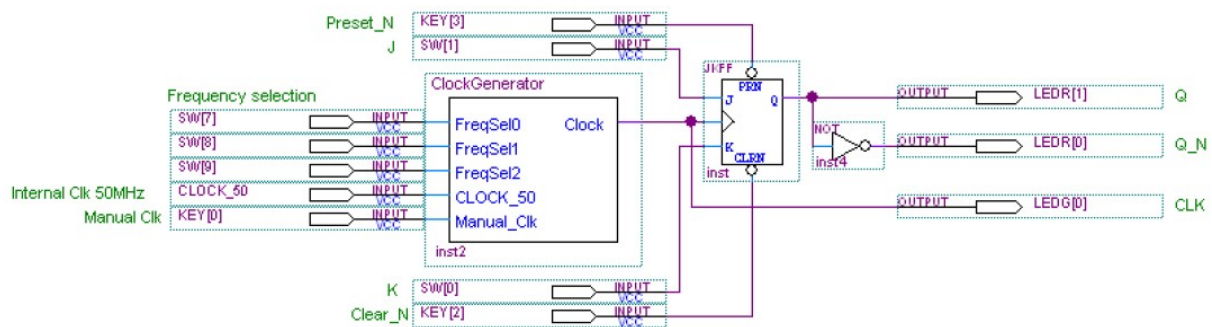
W ramach ćwiczenia laboratoryjnego będą wykorzystywane następujące projekty:



Rys.2. Układ prostego przerzutnika Set-Reset (nazwa projektu: **Set_Reset_NOR.qpf**)



Rys.3. Układ synchronizowanego przerzutnika Set-Reset (nazwa projektu: **SR_NAND_triggered.bdf**)

Rys.4. Układ przerzutnika D wyzwalanego zboczem ang. D Flip-Flop (nazwa projektu: **D_FF.bdf**)Rys.5. Układ przerzutnika JK wyzwalanego zboczem ang. D (nazwa projektu: **JK_FF.bdf**)

D) ZAGADNIENIA WSTĘPNE I PROJEKTOWE

- Zapoznaj się z tablicami i funkcjami przejść oraz tablicami wzbudzeń elementarnych przerzutników (SR, D, T, JK)
- Zapoznaj się z metodami syntezy układów kombinacyjnych i metodami minimalizacji wyrażeń logicznych (siatki Karnaugh, wykorzystanie multiplekserów do syntezy)
- Zapoznaj się z dokumentacją zestawu DE1 firmy Altera ([DE1_UserManual.pdf](#)) a w szczególności z opisem:
 - przycisków (Pushbutton Switches),
 - przełączników (Toggle Switches),
 - diod LED,
- Zapoznaj się z dokumentacją programowania ([QUARTUS II.pdf](#)) a w szczególności z opisem sposobu programowania modułu Altera DE1.

E) OBSERWACJE I POMIARY

1. BADANIE PRZERZUTNIKÓW BISTABILNYCH

W tej części ćwiczenia badane są przerzutniki asynchroniczne SR zbudowane z bramek logicznych oraz układy synchroniczne przerzutników SR JK i D.

Uruchamianie badanych projektów.

- Należy otworzyć odpowiedni projekt w środowisku *Quartus II 9.0 Web Edition* wybierając z menu polecenie **File|OpenProject**.
- Po wczytaniu projektu wybierz z menu **Tools|Programmer** a następnie rozpocznij programowanie naciskając **Start**.
- Otwórz schemat układu przez dwukrotne kliknięcie w oknie **Project Navigator** na nazwie pliku z rozszerzeniem .bdf. Ze schematu odczytaj przyporządkowanie sygnałów wejściowych i wyjściowych do elementów wejściowych i wyjściowych pakietu DE1.

Określanie tablicy przejść przerzutników bistabilnych.

- Podając różne kombinacje stanów na wejścia informacyjne, określ tablice funkcyjne badanych w ćwiczeniu przerzutników. Należy także zaobserwować, jakim zboczem/poziomem są wyzwalane przerzutniki synchroniczne. Zaznacz (nazwij), tryby pracy badanych przerzutników dla poszczególnych kombinacji sygnałów informacyjnych.

2. PROGRAMOWANIE MODUŁU FPGA

- Stosując się do poleceń prowadzącego oraz bazując na wiedzy zawartej w materiałach pomocniczych (plik [QUARTUS II.pdf](#)), stwórz nowy projekt w oparciu o plik w formacie **.vhd** dołączony do pakietu plików laboratoryjnych.
- Udokumentuj poprawne działanie projektu stosownymi kopiami ekranów ze środowiska Quartus.
- Dokonaj zmian w projekcie z godnie z protokołem pomiarowym wykorzystując wskazówki prowadzącego oraz informacje zawarte w dokumentacji technicznej modułu Altera (plik [DE1_UserManual.pdf](#)).
- Uruchom projekt oraz udokumentuj jego poprawne działanie po dokonanych zmianach

3. BADANIE UKŁADÓW KOMBINACYJNYCH

Synteza układu kombinacyjnego

- Zaprojektuj i zrealizuj wskazaną przez prowadzącego funkcję (lub funkcje) za pomocą:
 - tylko bramek NAND,
 - tylko bramek NOR,
 - multipleksera o liczbie wejść adresowych równej liczbie zmiennych,
 - multipleksera o liczbie wejść adresowych o 1 mniejszej niż liczba zmiennych.
- Do realizacji użyj szablonu projektu *CombiDesign*.
- Sprawdź poprawność działania każdej realizacji i w razie potrzeby skoryguj projekt układu.

F) OPRACOWANIE WYNIKÓW

- Podaj tablice przejść i wzbudzeń oraz wyrażenia funkcyjne (ocena 3.0) Opisujące działanie poszczególnych projektów przerzutników.
- Przedstaw dokumentację nowo stworzonego projektu z wykorzystaniem pliku w formacie **.vhd** (wyniki kompilacji, widoki obszaru roboczego zawierającego zawartość pliku, strukturę projektu i schemat logiczny układu (4.0))
- Zaprezentuj zmiany w nowoutworzonym projekcie zgodnie z wytycznymi prowadzącego oraz przedstaw jego prawidłowe działanie (5.0)
- Przedstaw realizacje analityczne zadanej przez prowadzącego funkcji logicznej za pomocą: bramek NAND i NOR (ocena 3.0); na multiplekserze o liczbie wejść adresowych równej liczbie zmiennych (ocena 3.5); układ na multiplekserze o liczbie wejść adresowych o 1 mniejszej niż liczba zmiennych (ocena 4.0).
- Zaprezentuj poprawne działanie zaprojektowanych układów kombinacyjnych na zestawie **DE1 Development and Education Board** (układ na bramkach NAND NOR – ocena 4.5; układ na multiplekserze o liczbie wejść adresowych równej liczbie zmiennych – ocena 5.0; układ na multiplekserze o liczbie wejść adresowych o 1 mniejszej niż liczba zmiennych – ocena 5.0)

G) LITERATURA I MATERIAŁY POMOCNICZE

1. [Elektronika dla Informatyków EFDI \(2023/2024\) – kurs e-learningowy](#)
2. <http://www.altera.com/>
3. Filipkowski A.: Układy elektroniczne analogowe i cyfrowe